

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

10909763

Basic Patent (No,Kind,Date): JP 4350627 A2 921204 <No. of Patents: 002>

ELECTROOPTICAL DEVICE (English)

Patent Assignee: SEMICONDUCTOR ENERGY LAB

Author (Inventor): TAKEMURA YASUHIKO

IPC: \*G02F-001/136; H01L-021/336; H01L-029/784

Derwent WPI Acc No: G 93-022925

JAPIO Reference No: 170215P000024

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 4350627	A2	921204	JP 91152476	A	910528	(BASIC)
JP 2782020	B2	980730	JP 91152476	A	910528	

Priority Data (No,Kind,Date):

JP 91152476 A 910528

BEST AVAILABLE COPY

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

10909763

Basic Patent (No,Kind,Date): JP 4350627 A2 921204 <No. of Patents: 002>

ELECTROOPTICAL DEVICE (English)

Patent Assignee: SEMICONDUCTOR ENERGY LAB

Author (Inventor): TAKEMURA YASUHIKO

IPC: \*G02F-001/136; H01L-021/336; H01L-029/784

Derwent WPI Acc No: G 93-022925

JAPIO Reference No: 170215P000024

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
JP 4350627	A2	921204	JP 91152476	A	910528	(BASIC)
JP 2782020	B2	980730	JP 91152476	A	910528	

Priority Data (No,Kind,Date):

JP 91152476 A 910528

(19) 日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開平4-350627

(43) 公開日 平成4年(1992)12月4日

(51) Int.Cl. <sup>4</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/136	5 0 0	9018-2K		
H 0 1 L 21/336				
29/784		8225-4M	H 0 1 L 29/78	3 0 1 Z

審査請求 未請求 請求項の数10(全 9 頁)

(21) 出願番号 特願平3-152476

(22) 出願日 平成3年(1991)5月28日

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 竹村 保彦

神奈川県厚木市長谷398番地 株式会社半

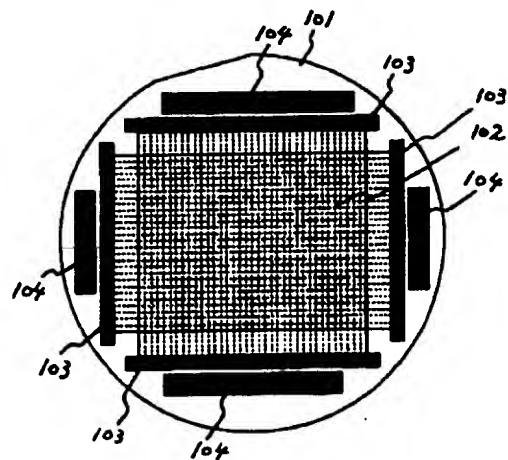
導体エネルギー研究所内

(54) 【発明の名称】 電気光学装置

(57) 【要約】

【目的】 アクティブマトリクス型電気光学装置において、アクティブマトリクスの製造歩留り、性能の向上とほかる。

【構成】 アクティブマトリクス型電気光学装置において、単結晶半導体基板上にアクティブマトリクス回路を構成したことを特徴としたもの。



## 【特許請求の範囲】

【請求項1】絶縁ゲイト型電界効果トランジスタを有し、少なくとも1つの平板状電極の設けられたアクティブ素子によって構成されたマトリクス構造の回路を有する単結晶半導体基板と、透明電極の設けられた透明基板と、前記半導体基板と透明基板との間に設けられた液晶層とを有することを特徴とする、液晶電気光学装置。

【請求項2】絶縁ゲイト型電界効果トランジスタを有するマトリクス構造の回路と、該回路を駆動する目的でその周辺に設けられた相補型絶縁ゲイト型電界効果装置（CMOS）を有する回路とが設けられた単結晶半導体基板と、透明電極の設けられた透明基板と、前記半導体基板と透明基板との間に設けられた液晶層とを有することを特徴とする、液晶電気光学装置。

【請求項3】絶縁ゲイト型電界効果トランジスタを有するマトリクス構造の回路と、該回路を駆動する目的でその周辺に設けられたバイポーラトランジスタを有する回路とが設けられた単結晶半導体基板と、透明電極の設けられた透明基板と、前記半導体基板と透明基板との間に設けられた液晶層とを有することを特徴とする、液晶電気光学装置。

【請求項4】絶縁ゲイト型電界効果トランジスタとその入出力端の一方に直列に挿入されたキャパシタと該キャパシタと並列に接続された平坦な電極とを有するマトリクス構造の回路を有する回路とが設けられた単結晶半導体基板と、透明電極の設けられた透明基板と、前記半導体基板と透明基板との間に設けられた液晶層とを有することを特徴とする、液晶電気光学装置。

【請求項5】絶縁ゲイト型電界効果トランジスタとその入出力端の一方に直列に挿入されたキャパシタとを有する入力端子の2つあるスイッチング素子からなるマトリクス構造の回路を有する回路とが第1の基板上に設けられた装置を作製する工程と、前記単結晶基板上のマトリクス回路において、前記絶縁ゲイト型電界効果トランジスタを有する1つのスイッチング素子の2つの入力端子に接続された互いに直行し、マトリクスを構成する2本の配線に信号を送って、該スイッチング素子の特性をテストする工程と、その後、前記キャパシタと並列に接続する平坦な電極を第1の基板上に形成する工程と、該電極に対向して、透明電極の設けられた透明基板を配置する工程と設ける工程と、前記第1の基板と透明基板の間に液晶材料を注入する工程とを有することを特徴とする液晶電気光学装置の作製方法。

【請求項6】絶縁ゲイト型電界効果トランジスタを有するマトリクス構造の回路と発光素子の設けられた単結晶半導体基板と、透明電極の設けられた透明基板と、前記半導体基板と透明基板との間に設けられた液晶層とを有することを特徴とする、液晶電気光学装置。

【請求項7】絶縁ゲイト型電界効果トランジスタを有するマトリクス構造の回路と、その回路の中に設けられた

メモリ回路とが設けられた単結晶半導体基板と、透明電極の設けられた透明基板と、前記半導体基板と透明基板との間に設けられた液晶層とを有することを特徴とする、液晶電気光学装置。

【請求項8】請求項7において、メモリ回路はスタティック・ランダム・アクセス・メモリーであることを特徴とする液晶電気光学装置。

【請求項9】請求項7において、メモリ回路はダイナミック・ランダム・アクセス・メモリーであることを特徴とする液晶電気光学装置。

【請求項10】請求項7において、メモリ回路はイレーサブル・プログラマブル・リード・オンリー・メモリー（EPROM）であることを特徴とする液晶電気光学装置。

## 【発明の詳細な説明】

【0001】

【発明の利用分野】本発明は、液晶等のその光学特性が電圧、電流、周波数その他の電気的因子によって変調される、いわゆる電気光学材料または電気光学素子を利用した画像表示装置に関し、特に、各画素ごとにその画素の制御のために、トランジスタ等の電気的素子が設けられた表示装置に関する。

【0002】

【従来の技術】現在の、フラット・パネル・ディスプレイ（平板型表示装置）において、液晶材料は欠かすことのできない材料である。液晶材料を平行平板型電極に挟んで、電圧を印加すると、電圧に応じてその光学的特性が変化し、光を透過したり、また遮断したりする効果があることは広く知られている。この現象を利用して、表示装置が作製されている。

【0003】初期の液晶表示装置は、電卓の数字の表示に用いられるような表示画素の数の小さいものであったが、コンピュータのディスプレイやテレビとして液晶装置を用いようすると、より画素の数の大きなものが望まれる。通常、そのような大規模な画素を制御するためには、縦横に制御線をはりめぐらしたマトリクス構造が使用される。もっとも簡単なマトリクス構造を用いた液晶表示装置は、単純マトリクス構造と呼ばれる構造を有する液晶表示装置である。これは、1枚のガラス基板上に透明な材料でできた導電性の被膜状の細線を形成し、それに対向してもう1枚の基板を配置し、この基板上にも透明導電性の細線を形成し、両基板の細線を互いに直行するように向かいあわせ、その間に液晶材料を注入したものである。そして、縦の1つの細線に電圧が印加されると同時に、横の1つの細線に電圧が印加されると、その交点の部分の液晶にのみ電圧が印加されることによって、その部分のみ選択的に画素を制御するというものを原理とするものである。しかしながら、この単純マトリクス方式では、意図しない部分の画素に、間接的に電圧が印加され、液晶が反応してしまう、いわゆるクロス

3

トークという問題があった。

【0004】この問題を克服する目的で考案されたのが、アクティブマトリクスという方式であった。これは、1枚のガラス基板上に縦横に張り巡らしたマトリクス線の各交点に画素を制御するための電極を設け、さらにその電極に供給される電圧を制御するために薄膜トランジスタ等のアクティブ素子を設けたものである。これによって、クロストークは解消された。

【0005】アクティブマトリクス型の液晶表示装置は画質が鮮明で濃淡の制御、すなわち、階調表示も可能であるため、カラーテレビに用いることができる。

【0006】

【発明が解決しようとする課題】しかしながら、従来、アクティブマトリクスはガラス基板上に形成された薄膜トランジスタを用いていたために、素子のばらつきが大きく、信頼性の低いものであった。また、歩留りも低く、価格も高価であった。本発明はこのような欠点を抱えるアクティブマトリクス型液晶表示装置の信頼性と歩留りを高め、より低価格なアクティブマトリクス型液晶表示装置あるいはその他の電気光学装置を提案すること

を目的とする。

【0007】

【問題を解決するための手段】本発明の液晶表示装置のアクティブマトリクスは、図1に概念的に示されるように、集積回路のように単結晶半導体基板上に形成されている。図1において101は半導体基板、102は液晶アクティブマトリクス領域、103はマトリクスの周辺回路、104はその他の回路、例えばチューナーや画像処理回路を示している。半導体基板上に素子を形成する場合においては、従来のように、ガラス等の材料の上に素子を形成する場合に比べて以下のような利点がある。

【0008】まず、素子の形成プロセスが半導体集積回路作製のプロセスをそのまま援用できることである。例えば、ガラス材料を基板とする場合においては、基板の不可逆的な縮み、反り等を避けるために基板温度を700度C以下にしなければならなかった。このような縮みや反りは、ガラス材料のようなアモルファス材料が熱処理によって極めて微細なサイズではあるが、秩序化するために生じるものと考えられる。これに対し、単結晶半導体基板はそもそも、そのようなアモルファス成分は著しく小さいため、熱処理によって、物理的な熱膨張は起こるが、それは可逆的である。したがって、そのプロセス温度を1000度C以上、最高で1300度C程度の高温まで上げることが可能である。

【0009】次に半導体基板上にアクティブマトリクスを形成した場合には、アクティブ素子として、特性の優れた単結晶の電界効果型トランジスタを使用できる。一方、ガラス等の基板等の上に形成した場合には、先の温度の制約もあって、使用できるアクティブ素子はアモルファスあるいは多結晶の半導体を使用した薄膜トランジ

4

スタであり、その動作速度は、前記の単結晶トランジスタに比して、数分の1以下、通常は10分の1以下である。さらに、その製造歩留り、ばらつきを比較すれば、単結晶トランジスタの歩留りは、薄膜トランジスタのものに比べてはるかに高く、ばらつきは極めて少ない。

【0010】第3に周辺回路に関する優位性がある。従来の液晶素子では、アクティブ素子を制御する周辺回路は通常、半導体集積回路のチップをアクティブマトリクスの形成されているガラス基板上にはりつけ、アクティブマトリクスの配線一本一本を前記集積回路上に設けられた端子と接続する作業が必要とされていた。マトリクスの配線間隔は、総線数が500本とした場合に、ディスプレイの辺の長さが10cmであれば、200μmであるが、辺の長さが2cmであれば、40μmが要求される。また、マトリクスの線の数を増やせばより精緻な画像が得られることは明らかであるが、例えばハイビジョンでは、現在の一般のテレビの走査線の倍の走査線が必要とされる。したがって、例えば、10μmピッチの配線が要求される場合も考えられる。このような場合には、もはや、機械的な手法を利用した、いわゆるTABという方法はもはや不可能であり、たとえそのような過酷な条件が要求されないにしても、機械的な処理が施される場合には、そのためにアクティブ素子に例えば静電気による破壊等が引き起こされ、歩留りの低下を招く危険性をはらんでいる。

【0011】これを避けるために、周辺回路もマトリクスのアクティブ素子と同様に薄膜材料を用いて構成することが考えられているが、所詮、薄膜材料であるためその特性には限界がある。具体的には、シリコンを半導体として使用する場合には、単結晶シリコンの電子移動度1350cm<sup>2</sup>/Vsに対して、もっとも良質な多結晶珪素で300cm<sup>2</sup>/Vs程度であり、しかも、その再現性は著しく悪い。

【0012】これに対し、単結晶半導体基板上にアクティブマトリクスを形成した場合には、同時に周辺回路も同じ基板上に形成することも可能であり、先のTAB等の実装技術は不要である。さらに、形成される周辺回路は、特性の優れた単結晶半導体の集積回路であり、低消費電力のCMOS型の回路を組むことも、また、高速で大電流の制御性に優れたバイポーラ型の回路を組むことも、あるいは両者の長所を取り入れた、いわゆるBICMOS型の回路を組むことも、使用者の目的に応じて自由にできる。本発明はこれによって、例えばワン・ウェファァー・コンピュータやワン・ウェファァー・テレビを作製することも可能である。

【0013】加えて、液晶のマトリクス領域において、液晶駆動のためのアクティブ素子の集積密度は極めて低い。例えば、対角線の長さが2インチの小型モニター用テレビでは、液晶セル(画素の1単位)の面積は60μm×60μm程度である。このような広い面積の中に液

晶駆動のためのトランジスタは1〜数個設けられるだけであり、実際、そのために使用される面積は $10\mu\text{m} \times 10\mu\text{m}$ もあれば十分である。したがって、残りの広い面積を何も使用しないで放置することは得策ではないので、この部分にも素子を設けて、面積の有効的な活用を図ってもよい。具体的には、ダイナミック・ランダム・アクセス・メモリー (DRAM) やスタティック・ランダム・アクセス・メモリー (SRAM)、書き込み可能不揮発性メモリー (EPROM) 等のメモリー素子形成するために使用できる。これらのメモリーは液晶装置と同様にマトリクス構造を必要とするので液晶マトリクスを形成すると同時に、これらのメモリー素子のマトリクスも形成できる。したがって、これらの素子の形成は、液晶用アクティブ素子の形成と同時に進行で形成できる利点がある。

【0014】図4(B)には、 $20\text{mm} \times 15\text{mm}$ の単結晶半導体基板401上にアクティブマトリクスを形成した装置において、マトリクス部分402に2つのメモリー領域404aと404bを組み込んだ例の概念図を示す。液晶表示部分の面積は $14\text{mm} \times 9\text{mm}$ である。メモリーはマトリクスの外部に配置された周辺回路405a〜dによって駆動される。さらに、液晶装置およびメモリーはマイクロ・プロセッサ・ユニット (MPU) 406a、406bによってコントロールされる。

【0015】図4の例では、液晶マトリクスは $42 \times 75$ ドット、メモリーは $4\text{k} \times 2$ の容量がある。液晶のマトリクスの線幅は約 $15\mu\text{m}$ であるが、メモリーのマトリクスの線幅は $3\mu\text{m}$ とした。また、電界トランジスタの設計ルールは、液晶マトリクス、メモリー領域とも $3\mu\text{m}$ を採用した。設計ルールは $3\mu\text{m}$ とした。メモリーは完全CMOS型と称され、1つのセルの中に4個のNMOSと2個のPMOSを有するSRAMである。この設計ルールのもとで、さらにメモリーの集積度を上げることは十分可能であり、少なくともこの例の30倍の容量にすることが可能である。また、現在の通常の半導体の設計ルールである $1\mu\text{m}$ 、あるいはそれ以下の設計ルールを採用すればよりメモリーの集積度が上がることは明らかである。例えば、 $0.8\mu\text{m}$ の設計ルールを採用すれば、 $256\text{k} \times 2$ の容量が可能である。このような規模のメモリーは、液晶表示装置一体型のコンピュータの内部記憶装置として用いることや、映像を記憶する装置として用いることが可能である。

【0016】一方、この例では液晶の画素の大きさは $180\mu\text{m} \times 200\mu\text{m}$ と小型ディスプレイにしては大きめである。より画素を小さくして、例えば、 $40\mu\text{m} \times 50\mu\text{m}$ とすれば、 $150 \times 300$ ドットを達成できる。もちろん、そのことは技術的に困難なことではない。加えて本発明においては、装置の透光性は必要とされないの、1つの画素の面積は、理論的には、1つの

アクティブ素子の面積にまで削減することができる。したがって、通常のテレビ画面と同様 $640 \times 480$ ドットを達成することも容易である。この場合、1つの画素の面積は $22\mu\text{m} \times 18\mu\text{m}$ となる。図4(A)は、図4(B)に示される半導体チップをセラミックス・パッケージ410に封入した様子を示す。図中の411は液晶表示装置の表示面の露出した画面で、412は接続用ピンである。

【0017】以上のような利点から、単結晶半導体基板を利用することは望ましいことである。図3には、単結晶半導体上に形成した、本発明を実施するための液晶装置の断面を示す。図3(A)において、単結晶基板上の半導体基板301上に、従来の集積回路作製技術を用いて、素子分離のためのフィールド絶縁物302とゲート電極303、ソースあるいはドレインとなる不純物領域304が形成される。さらに層間絶縁物上に、導電性配線305と306が形成され、不純物領域に接続される。配線306は液晶用の電極として機能する。これらを形成するための技術は通常の集積回路作製技術で用いられる技術である。さらに、透明な導電性被膜308によって電極の形成された透明な基板309が特定の間隔で、前記半導体基板に対向させられ、その間に液晶の層307が形成される。

【0018】液晶材料としては、分散型液晶 (ポリマー液晶とも言われる) やツイステッド・ネマティック (TN) 液晶、スーパー・ツイステッド・ネマティック (STN) 液晶、強誘電性液晶等が適している。特に、分散型液晶は、配向処理や偏光板が不要であり、また、分散型液晶は、電圧が印加されていないときには、入射光を乱反射し、電圧が印加された状態ではいかなる角度の入射光に対しても、透光性を有している。すなわち視野角が大きい。このため、また、分散型液晶の透光性は印加する電圧によってなだらかに変化するため、微妙な階調表示を得るのに適している。液晶材料として分散型液晶を用いた場合には、液晶を挟む基板の間隔は $1 \sim 10\mu\text{m}$ 程度とすればよい。

【0019】もちろん、従来よく用いられていたツイステッド・ネマティック (TN) 液晶やスーパー・ツイステッド・ネマティック (STN) 液晶、あるいは強誘電性液晶も用いることは可能である。しかしながら、TN液晶もしくはSTN液晶を用いるのであれば、基板の間隔を約 $10\mu\text{m}$ 程度とし、電極306と308に配向膜をラビング処理して形成する必要がある。

【0020】また、強誘電性液晶を用いる場合には、基板の間隔を $1.5 \sim 3.5\mu\text{m}$ 、例えば $2.3\mu\text{m}$ とし、一方の電極のみに配向膜を設けて、ラビング処理を施せばよい。さらに、TN液晶、STN液晶、強誘電性液晶のいずれにも偏光板が必要である。したがって、液晶材料としてこれらの材料を用いる場合には、図3で示されている構造に加えて、配向膜と偏光板が必要とな

る。

【0021】図3(B)には、単結晶半導体上に形成した、本発明を実施するための液晶装置の別の例を示す。この構造は図3(A)とよく似ているが、別に導電性被膜360によって、その被膜と基板間に電荷を蓄えるキャパシタが形成されている点が異なっている。このような構造は、半導体集積回路のダイナミック・ランダム・アクセス・メモリー(DRAM)によく使用されるものである。すなわち、このキャパシタは液晶にたいする電極356と並列に挿入されている。

【0022】このようなキャパシタを設けることによって、装置の特性を検査することが可能である。すなわち、電極356を取りつけない状態(したがって、液晶も対向電極もない状態)においても、該装置はDRAMとして機能する。この状態で、導電性被膜360を接地し、導電性配線355を電源につないだ状態で、いずれかのゲート電極に信号を印加する。もし、この電界効果型トランジスタが正常であれば、前記導電性被膜360と半導体基板351の間に電荷が蓄積される。次に、導電性配線355を電源からはずし、ゲート電極に信号を印加すると、蓄積された電荷が放電される。このときに放出される電荷の量、あるいは発生する電気パルスの幅等を調べることによって、電界効果トランジスタの特性をチェックすることができる。あまりに不良が多い場合には、電極356や液晶層を形成する前に回収し、欠陥部分の修復をすることができる。もちろん、このようなキャパシタは、液晶装置が完成した場合においても、キャパシタとして残り、機能するのであるから、液晶装置が動作する上で障害とならないようにしなければならない。例えば、キャパシタの容量が大きすぎると、実際の液晶装置を駆動する際の速度の低下と消費電流の増大をもたらす。また、キャパシタの絶縁膜の絶縁特性が良くないと、液晶の電極、すなわち、電極356と358の間の電荷がリークすることとなる。キャパシタを形成するにあたっては、その特性に十分な注意を払う必要がある。

【0023】さらに、図3(B)では、電極356上に、例えば酸化珪素や酸化珪素、リンガラスやボロンガラス、リンボロンガラスで形成された保護膜361が設けられた場合を示している。これらの被膜は絶縁性であり、なおかつ、異元素の侵入から内部の素子を保護する必要がある。一般に液晶材料は、電圧の印加によって、一部電気分解を起こすことが知られている。これを避けるために、液晶に印加する電圧の極性をひんばんに反転させ、一定の極性の電圧が長時間かからないような動作をおこなうが、電極にこのような絶縁性の被膜が形成されている場合には、液晶材料の電気分解の程度は著しく抑えられる。

【0024】このような、表示装置は主として反射型のフラット・パネル・ディスプレイとして使用されるので

あるが、図2に示すように、このような表示装置の小さなものを用いて、いわゆる投影型(プロジェクション型)テレビを作製することも可能である。図2に示されるように、投影の目的のための光源201、反射型の液晶表示装置202、その裏面を冷却するための冷却用液体205を流すための冷却装置203と映像を投影するためのスクリーン204が設けられている。光源201から液晶装置202に照射された光は、液晶装置の裏面の通りに正常に反射されたり、乱反射されたり、あるいは吸収されたりして、結果としてスクリーン204上に液晶装置202の画像が得られる。カラー映像を得んとする場合には光源と液晶装置を3組用意して、光源を光の三原色とすればよい。

【0025】一方、このようなプロジェクション型テレビでは発生する熱を除去することが重要である。液晶装置の裏面には冷却装置が設けられ、光源からの光の照射によって発生した熱を取り去るよう機能する。空冷式の冷却装置をこの冷却装置に併用してもよい。例えば、液晶装置の裏面では液冷式の冷却装置によって冷却をおこない、液晶装置の表面では強制空冷方式の冷却をおこなうことによって、より効果的に冷却をおこなうことが可能である。

【0026】また、通常のフラット・パネル・ディスプレイとして使用する場合においても、半導体基板上にエレクトロ・ルミネッセンス発光素子や発光ダイオード、レーザーダイオード等の発光素子を組み込んで、その発光をバックライトとして用いれば、より見やすい画面が得られる。以下に実施例を示し、さらに詳細に本発明を説明する。

【0027】

【実施例】

【実施例1】本実施例のプロセスは図5に示される。まず、P型の4インチ単結晶シリコン基板上に、公知のLOCOS形成技術によって図5(A)に示されるように501a~d以外の部分を除去、厚さ約800nmの酸化珪素被膜502を形成した。このとき、ホウソウを選択的にイオン注入法によって基板に導入し、チャネルストップパーを形成してもよい。このとき領域501a~dは露出されている。

【0028】ついで、乾式熱酸化法によって、領域501a~dの表面に厚さ30nmの酸化珪素膜を形成した。そして、公知の減圧CVD法によって厚さ300nmの多結晶珪素膜と、やはり公知のプラズマCVD法によって、厚さ500nmのタングステン膜が形成された。多結晶珪素膜は導電性を良くするために、 $10^{21}/\text{cm}^3$ 程度の濃度のリンが添加されている。タングステン膜のかわりに、タングステンシリサイド膜やモリブテン膜、あるいはモリブテンシリサイド膜を用いてもよい。

【0029】また、本実施例では、酸化珪素膜と多結晶

珪素膜、タングステン膜は、被膜形成時に基板を外気にさらすことなく、連続的に形成された。すなわち、乾式酸化槽と減圧CVD装置とプラズマCVD装置を用意し、これらの間に予備室を設けた。そして、それぞれの装置において反応が終了すると、装置と隣接する予備室を適切な真空度まで排気し、基板を予備室に移送する。そして、次の反応装置を真空排気し、予備室から次の反応装置へ基板を移送し、反応をおこなった。

【0030】このように、真空を解除することなく酸化珪素膜、多結晶珪素膜、タングステン膜の成膜を連続的にこなうことによって、膜の界面における密着性を良好にすることができた。

【0031】次に、公知のフォトリソグラフィ法によって、図5(B)に示すように、タングステン膜および多結晶膜をエッチングし、多結晶珪素/タングステン積層膜の配線503a、503bおよびゲイト電極504a~dを形成した。配線503の代表的な幅は10μmであった。また、ゲイト電極504の代表的な幅は5μmであった。

【0032】さらに、イオン注入法によって、いわゆるセルフアライン的に、砒素イオンを $10^{16}/\text{cm}^2$ だけ打ち込み、公知の熱アニールによって、ソース領域505a~d、およびドレイン領域506a~dを形成した。

【0033】その後、層間絶縁膜507として、リンガラス(PSG)あるいはボロンガラス(BSG)、もしくはリンボロンガラス(BPSG)を約500nm成膜し、さらにソースに電極形成用の穴508a~dを形成し、厚さ約500nmのアルミニウム膜によって、金属配線509aおよび509bを形成した。金属配線の代表的な幅は10μmであった。ここでは、周辺回路の作製方法については詳細には述べないが、マトリクス部分の作製とはほぼ同時に作製される。

【0034】ついで、その上に表面平坦化用有機樹脂510、例えばポリイミド樹脂を塗布形成した。これは十分に平坦であることが要求されるので慎重に作業をおこなう必要がある。さらに各トランジスタの電極形成用穴511a~dを形成し、その上から厚さ約500nmのアルミニウムの被膜をスパッタ法によって、さらにその上に厚さ約2μmの銀の被膜を真空蒸着法によって形成し、パターニングして、画素電極512a~dを形成した。1つの画素電極の大きさは50μm×40μmであった。このようにして、単結晶珪素基板上に液晶用アクティブマトリクスを形成した。こうしてアクティブマトリクス素子の作製は完了した。工程終了後、基板から1つの液晶表示装置用のチップを切り出した。チップの大きさは3cm×4cmであった。また、マトリクスの規模は640×480であった。

【0035】透明な対向電極は青板ガラス上にスパッタ法を用いて形成された酸化珪素膜(200nm)とIT

O(インジウム・スズ酸化膜)膜(200nm)を形成したものを用いた。そして、透明基板と単結晶珪素基板とを幅10μmの間隔で向かい合わせ、その間に分散型液晶を注入した。このようにして液晶表示装置が作製された。

【0036】〔実施例2〕単結晶半導体基板上に図3(B)で示されるような断面を有する液晶表示装置を形成した。以下にその液晶マトリクス領域の作製方法について図6を使用して説明する。実施例1の場合と同様に、P型の単結晶シリコン基板上に、LOCOS形成技術、その他のフィールド絶縁物形成方法によって、図6(A)中の601で示されるような形状の厚さ200~600nm、例えば300nmの第1の酸化珪素膜で覆われた領域と単結晶シリコン表面の露出した領域602を形成する。そして、領域602に残る不純物を注入し、N型の導電型を示すようにする。

【0037】ついで、公知の熱酸化技術を用いて厚さ100nmの第2の酸化珪素被膜を形成し、単結晶シリコンの表面の露出した部分602を覆う。その後、公知のLPCVD法、プラズマCVD法等の被膜形成方法によって厚さ300nmの第1の珪素膜を多結晶珪素膜を用いて形成する。多結晶珪素膜のかわりにアモルファスシリコン膜であっても構わない。

【0038】そして、再び、熱酸化技術によって、あるいはプラズマCVD法やLPCVD法によって厚さ100~500nm、例えば200nmの第3の酸化珪素の被膜を形成し、第1の珪素膜を覆う。そして、公知のフォトリソグラフィ技術を用いて、上記第2および第3の酸化珪素膜と第1の珪素膜のエッチングをおこない、選択的に領域602の一部が露出するようにする。このとき、図6(B)中のZに示すように、後に液晶表示装置の電極を接続する部分は他の部分より大きくする。さらに、N型の導電型である表面の露出した部分に不純物を注入して、P型の導電型を示すようにする。

【0039】さらに、熱酸化技術を用いて、このシリコン基板表面の露出した領域に厚さ10~100nm、例えば20nmの第4の酸化珪素膜を形成する。そして、さらに、その上に、第2のシリコン膜を多結晶珪素被膜あるいは多結晶珪素膜と金属シリサイド膜の多層膜等によって、形成し、これをエッチングして、図6(B)を得る。ここで、603は第1のシリコン膜によって覆われた領域を表し、604と605は第1のシリコン膜が除去された領域であり、606は第2のシリコン膜を表している。

【0040】その後、公知のイオン注入法によって、N型の不純物拡散をおこない、電界効果型トランジスタの不純物領域を形成する。この工程によって領域604は電界効果型トランジスタのドレイン領域として機能し、領域604は、電界効果型トランジスタの共通のソース領域として機能する。また、第1のシリコン膜によって



形成された領域606は各電界効果型トランジスタのゲート電極として機能する。さらに、図中の領域603は各電界効果型トランジスタに直列して設けられたキャパシタの対向電極として機能し、通常は、共通の接地線に接続される。

【0041】さらに、層間絶縁膜を厚さ200~1000nm、例えば500nm形成し、各電界効果型トランジスタのソース領域に電極形成用の穴607を開け、金属配線608を形成する。そして、さらにその上を絶縁膜によって覆う。

【0042】このようにして形成された素子の断面は図3(B)に示されるものと同様のものであり、また、DRAMと同様のものである。したがって、先に示したように、この状態の素子でDRAMの動作をおこなわせて、各電界効果型トランジスタが正常に動作するかどうか試験できる。

【0043】その後、実施例1あるいは2で示したような手法によって、表面平坦化膜を形成し、液晶用電極形成のための穴609を形成し、反射型の電極を形成した。このようにして、液晶表示装置が完成した。ここで、注目すべきは、図6で示された素子においては、Zのトランジスタのみが液晶駆動のためのアクティブ素子として機能し、その他のトランジスタは、DRAMのメモリー素子として機能するというものである。しかしながら、逆に、X<sub>i</sub>とY<sub>i</sub>はDRAMのマトリクスとしては使用できない。

【0044】このように、液晶マトリクスの領域に、同時にDRAM等のメモリー素子を形成することは、先に述べたように装置の小型化を図るうえで極めて有効なことである。詳細は述べないが、液晶周辺回路はCMOS論理回路構成とした。

【0045】このように作製した装置を用いて、図2に示されるプロジェクション型テレビを作製し、動作を確認した。

【0046】〔実施例3〕実施例1および2で示した技術と公知の半導体作製技術とを用いて、読出専用カード型電子手帳を試作した。すなわち、4cm×6cmの単結晶半導体チップ上に、図4(B)で示されるような液

晶マトリクス(320×200ドット)とその内部に高抵抗ポリシリコン型SRAM(容量256kbit)とを、またマトリクス回路の周辺にその駆動回路とを形成し、これとバックアップ用の超小型乾電池を同じプラスチックケースの中に組み込んだ。

【0047】メモリーには、従来の電子手帳と同様に、スケジュールや住所録の加えて、例えば、地図や顔写真等、従来の電子手帳の表示装置では表示することが不可能だった情報も、記憶させ表示することができた。画面の大きさは約3cm×5cmであった。また、電子手帳の厚さは約2mmであった。メモリーの記憶には外部の装置を利用した。

【0048】

【発明の効果】以上の述べてきたように、単結晶半導体基板上に液晶アクティブマトリクスを構成することによって様々な利点があることが証明された。本発明の技術思想を説明するために、主として液晶を用いた場合について説明したが、本発明の思想を適用するには、なにも液晶に限らず、電界、電圧等の電気的な影響を受けて光学的な特性がかわる材料であつたならなんでもよいことは明らかであろう。また、光学的な特性の変化も、透過率の変化という直接的なものではなく、例えば、圧電効果材料のように、電気的に体積という物理的パラメータが変化し、これを光の反射や屈折といった光学的な作用に間接的に変換してもよい。

【図面の簡単な説明】

【図1】本発明を概念的に示したもの。

【図2】本発明を用いて作製したプロジェクション型テレビの例。

【図3】本発明の液晶マトリクスの断面構造の例。

【図4】本発明の液晶表示装置の例。

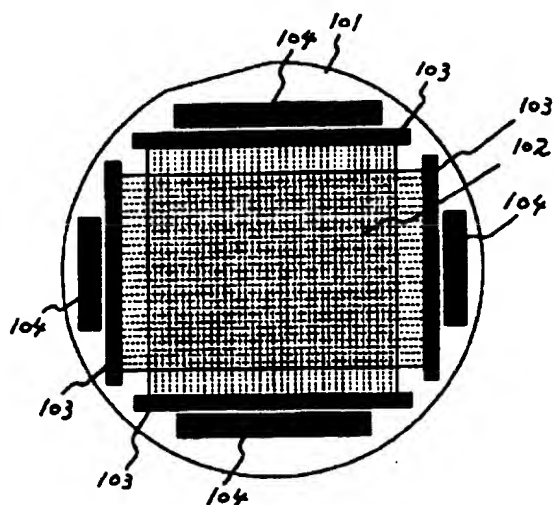
【図5】本発明の液晶マトリクスの作製方法の例。

【図6】本発明の液晶マトリクスの作製方法の例。

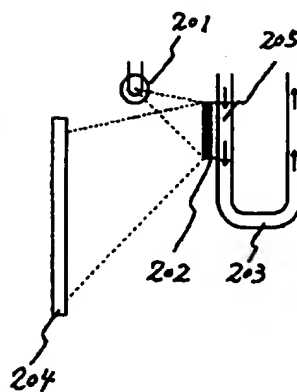
【符号の説明】

101・・・単結晶半導体基板  
102・・・液晶マトリクス領域  
103・・・気象マトリクスの周辺回路  
104・・・その他の回路

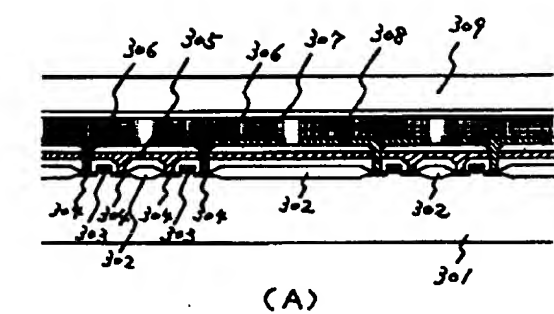
【図1】



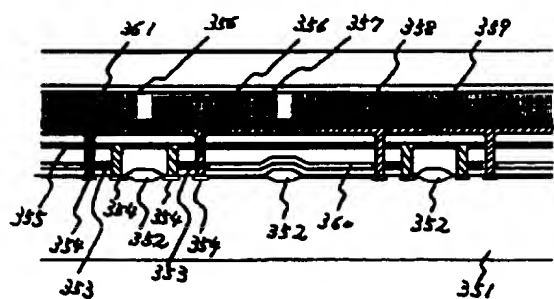
【図2】



【図3】

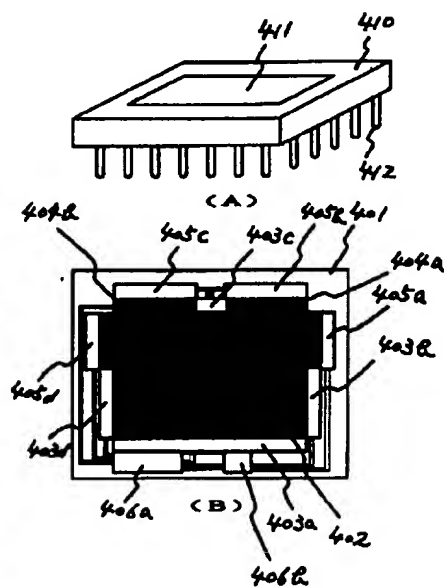


(A)

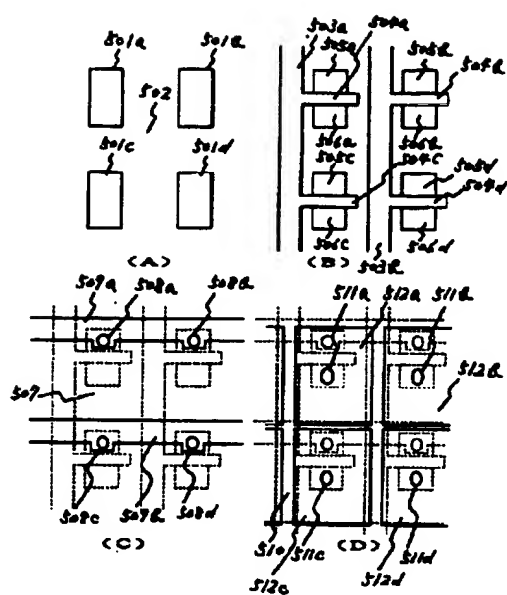


(B)

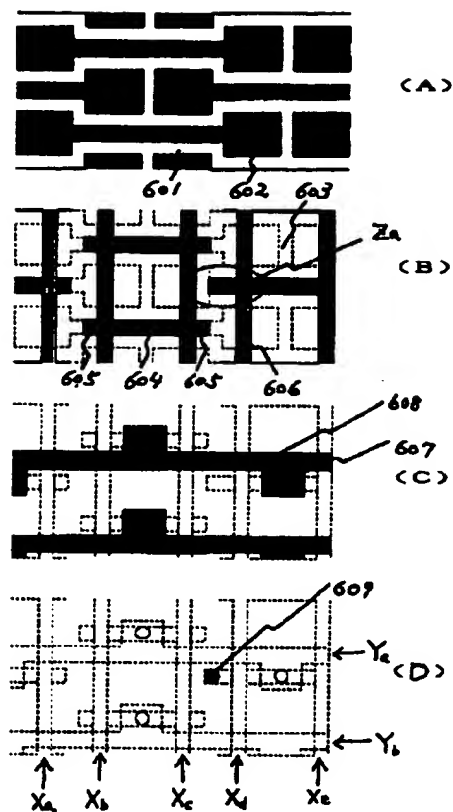
【図4】



【図5】



【図6】



Japanese Patent Laid-Open Number 4-350627

Laid-Open Date: December 4, 1992

Application No.: 3-152476

Application Date: May 28, 1991

Applicant: 000153878

Semiconductor Energy Laboratory Co., Ltd.

398, Hase, Atsugi-shi, Kanagawa-ken

Inventor: Yasuhiko TAKEMURA.

[Title of the Invention] Electro-Optical Device

[Summary]

[Purpose] In an active matrix electro-optical device, to improve the production yield and performance of an active matrix

[Constitution] In an active matrix electro-optical device, an active matrix circuit is constituted on a single crystal semiconductor substrate.

[What is Claimed is:]

[Claim 1] A liquid crystal electro-optical device comprising:

a single crystal semiconductor substrate having a circuit of a matrix structure comprising an insulated gate field effect transistor and constituted by an active element provided with at least one plate type electrode;

a transparent substrate provided with a transparent electrode; and

a liquid crystal layer provided between the semiconductor substrate and the transparent substrate.

[Claim 2] A liquid crystal electro-optical device comprising:

a single crystal semiconductor substrate having a circuit of a matrix structure comprising an insulated gate field effect transistor and a circuit having a complementary insulated gate field effect device (CMOS) provided in the periphery for driving said circuit of the matrix structure;

a transparent substrate provided with a transparent electrode; and

a liquid crystal layer provided between the semiconductor substrate and

the transparent substrate.

[Claim 3] A liquid crystal electro-optical device comprising:

a single crystal semiconductor substrate having a circuit of a matrix structure comprising an insulated gate field effect transistor and a circuit having a bipolar transistor provided in the periphery for driving said circuit of the matrix structure;

a transparent substrate provided with a transparent electrode; and

a liquid crystal layer between the semiconductor substrate and the transparent substrate.

[Claim 4] A liquid crystal electro-optical device comprising:

a single crystal semiconductor substrate provided with a circuit having a circuit of a matrix structure comprising an insulated gate field effect transistor, a capacitor inserted in series into one of input and output terminals of the insulated gate field effect transistor, and a flat electrode connected in parallel to the capacitor;

a transparent substrate provided with a transparent electrode; and

a liquid crystal layer provided between the semiconductor substrate and the transparent substrate.

[Claim 5] A method of manufacturing a liquid crystal electro-optical device comprising the step of:

forming a device comprising a circuit of a matrix structure including a switching element having an insulated gate field effect transistor and a capacitor inserted in series into one of input and output terminals of the insulated gate field effect transistor on a first substrate;

in the matrix circuit on the single crystal semiconductor substrate, examining a characteristic of the switching element by sending a signal to two wirings being orthogonal to each other to constitute a matrix and connected to the two terminals of the switching element having the insulated gate field effect transistor;

forming thereafter a flat electrode connected in parallel to the capacitor on the first substrate;

providing a transparent substrate provided with a transparent electrode; and

injecting a liquid crystal material between the first substrate and the transparent

substrate.

[Claim 6] A liquid crystal electro-optical device comprising:

a single crystal semiconductor substrate provided with a circuit of a matrix structure having an insulated gate field effect transistor and a luminescence element;

a transparent substrate provided with a transparent electrode; and

a liquid crystal layer provided between the semiconductor substrate and the transparent substrate.

[Claim 7] A liquid crystal electro-optical device comprising:

a single crystal semiconductor substrate provided with a circuit of a matrix structure having an insulated gate field effect transistor and a memory circuit provided in the circuit;

a transparent substrate provided with a transparent electrode; and

a liquid crystal layer provided between the semiconductor substrate and the transparent substrate.

[Claim 8] A liquid crystal electro-optical device according to claim 7 wherein the memory is static random access memory.

[Claim 9] A liquid crystal electro-optical device according to claim 7 wherein the memory is dynamic random access memory.

[Claim 10] A liquid crystal electro-optical device according to claim 7 wherein the memory is erasable programmable read-only memory (EPROM).

#### [Detailed Description of the Invention]

[0001]

#### [Industrial Field of the Invention]

The present invention relates to an image display device using so-called electro-optical material or electro-optical element in which optical characteristics of a liquid crystal or the like can be modulated by electric factors such as a voltage, a current, frequency, and the like. In particular, the present invention relates to a display device in which each pixel is provided with an electric element such as a transistor to control the pixel.

[0002]

[Prior Art]

In the present flat-panel display (plate type display device), liquid crystal material is indispensable material. It is widely known that when a voltage is applied with liquid crystal material interposed between parallel plate electrodes, the optical characteristic is varied in accordance with the applied voltage, whereby there are effects such that light is transmitted or light is shielded. Since the effects are widely known, display devices are fabricated using the phenomenon.

[0003]

In a liquid crystal display device in its first stage, the number of display pixels is small as used in a display of numbers used in calculator. If the liquid crystal device is used for a display of computers or televisions, the number of display pixels is desired to be larger one. Usually, to control such a large-scale pixel, a matrix structure in which control lines are arranged in rows and columns is used. As a liquid crystal display device using a most simple matrix structure, a liquid crystal display device has a simple matrix structure. Principle of this structure is as follows: a conductive narrow line which is made of a transparent material is formed in the shape of film on a glass substrate and another glass substrate is disposed opposing thereto and a transparent conductive narrow line is also formed on the opposing substrate. Then, the narrow lines of both substrates are opposed to be orthogonal to each other and a liquid crystal material is injected therebetween. Then, if a voltage is applied to one lateral narrow line as well as one longitudinal narrow line, a voltage is applied to only a liquid crystal at the intersection portion, thereby selectively controlling the pixel at the only portion. However, according to the simple matrix system, there arises a problem of so-called crosstalk that a voltage is indirectly applied to pixel of an unintended portion and the liquid crystal reacts.

[0004]

An active matrix system is designed for the purpose to overcome the problem. According to the active matrix system, at each intersection between matrix lines which are arranged in rows and columns on a glass substrate, an electrode is formed to control a pixel, and an active element such as a thin film transistor is provided to control a voltage

applied to the electrode. By employing the active matrix system, the problem of crosstalk can be solved.

[0005]

In an active matrix type liquid crystal display device, image is clear and it is possible to control shades, namely gray scale can be displayed, so that it can be applied to a color television.

[0006]

[Problem to be solved by the Invention]

However, since conventional active matrix uses a thin film transistor formed on a glass substrate, dispersion of the element was large and it had no reliability. Further, production yield was low and the price was expensive. The object of the present invention is to improve the reliability and yield of the active matrix liquid crystal display device which has such the defects and to propose more inexpensive active matrix liquid crystal display device and another electro-optical devices.

[0007]

[Means to solve the Problem]

Active matrix of a liquid crystal display device according to the present invention is formed on a single crystal semiconductor substrate like an integrated circuit, as conceptually shown in Fig. 1. In Fig.1, reference numeral 101 shows a semiconductor substrate, 102 shows a liquid crystal active matrix region, 103 shows a peripheral circuit of the matrix, 104 shows another circuit, for example a tuner and an image processing circuit. In the case of forming an element on a semiconductor substrate, there are the following advantages as compared to the conventional case of formation of the elements on a material such as glass or the like.

[0008]

First, the process for producing semiconductor integrated circuits can be directly applied to the process for forming the elements. For example, in the case of using a glass material as a substrate, it is necessary to set the substrate temperature at 700°C or lower to avoid irreversible shrinkage and warp of substrates. These shrinkage and warp are caused because an amorphous material such as a glass material becomes systematic by



thermal treatment though it is quite minute size. On the other hand, since there is quite small amorphous component in a single crystal semiconductor substrate, physical thermal expansion is generated by a heat treatment but it is reversible. Therefore, the process temperature can be raised up to a high temperature of 1000°C or higher, of maximum about 1300°C.

[0009]

Next, in the case of forming an active matrix on a semiconductor substrate, as an active element, a single crystal field effect type transistor having good characteristic can be used. On the other hand, in the case of forming an active matrix on a substrate such as glass or the like, usable active element is a thin film transistor using an amorphous semiconductor or a polycrystal semiconductor because there are temperature restrictions. The operation speed is one several or lower, generally one tenth or lower of the above mentioned single crystal transistor. Further, with regard to the production yield and fluctuation, the yield of a single crystal transistor is much higher and fluctuation is quite smaller as compared to those of thin film transistor.

[0010]

Thirdly, there is an advantage regarding a peripheral circuit. In the conventional liquid crystal elements, a peripheral circuit controlling an active element is generally required the following works that chip of a semiconductor integrated circuit is attached on a glass substrate on which an active matrix is formed and each wiring of an active matrix is connected to the terminal provided on the integrated circuit. In the case of 500 wirings in total, interval between wirings of matrix is 200μm where the display has a side of 10cm, and interval between wirings of matrix is 40μm where the display has a side of 2cm. Also, the number of matrix lines is increased, it is apparent that finer image can be obtained. For example, in the case of a high-vision television, it is required that the number of scanning lines thereof is twice as many as general televisions used today. Therefore, it may be considered that a wiring having 10 μm pitch, for example is required. In this case, it is impossible to use such a method that a mechanical technique is utilized, so-called TAB. Even if such a severe condition is not required, in the case of performing a mechanical treatment, it caused a breakdown of active elements due to static

electricity or the like. Consequently, there is a fear that yield is impaired.

[0011]

To avoid the fear, it is considered that a peripheral circuit is constituted with a thin film material in the same way as an active element of matrix. However, the thin film material is used, there is a limitation in characteristics after all. Specifically, when silicon is used as a semiconductor, a single crystal silicon has an electron mobility of  $1350\text{cm}^2/\text{Vs}$ , instead of this, a polycrystal silicon having best quality has an electron mobility of about  $300\text{cm}^2/\text{Vs}$ . Also, the reproducibility is quite inferior.

[0012]

On the other hand, in the case of forming an active matrix on a single crystal semiconductor substrate, it is possible to form the peripheral circuit simultaneously on the same substrate. Therefore, the need for the above mentioned mounting technique, such as TAB, is eliminated. Further, the peripheral circuit thus formed is a single crystal semiconductor integrated circuit having superior characteristic and the following can be easily accomplished according to user's purpose: a CMOS type circuit which is low power consumption is integrated therein, a bipolar type circuit which is operated at high speed and is superior in controlability of large current is integrated therein, or so-called BiCMOS circuit which has both advantages is integrated therein. By utilizing this, it is possible to fabricate, for example one wafer computer or one wafer television according to the present invention.

[0013]

In addition, in a matrix region of a liquid crystal, integrated density of an active matrix element for driving a liquid crystal is quite low. For example, in a small-size monitor television having diagonal of 2-inch, the area of a liquid crystal cell (one unit of pixel) is about  $60\mu\text{m} \times 60\mu\text{m}$ . In such a large area, one or several transistors for driving a liquid crystal may be provided, and in fact,  $10\mu\text{m} \times 10\mu\text{m}$  is enough area for providing the transistors. Accordingly, it is not the best way that the rest large area is left without using, so that an element is formed on the portion to utilize effectively the large area. Specifically, the large area can be used for forming memory elements such as a dynamic random access memory (DRAM), a static random access memory (SRAM), an erasable

programmable read-only memory (EPROM). Since these memory elements need a matrix structure in the same way as a liquid crystal display, matrix of these memory elements can be formed at the same time with a liquid crystal matrix. Therefore, there is an advantage that these elements are formed with the formation of an active elements for a liquid crystal.

[0014]

Fig. 4(B) shows a conceptual drawing of the device in which an active matrix is formed on a single crystal semiconductor substrate 401 having a size of 20mm x 15mm and two memory regions 404a and 404b are integrated in a matrix portion 402. The area of a liquid crystal display portion has 14mm x 9mm. Memory is driven by a peripheral circuits 405a to 405d which are arranged in an external portion of the matrix. Further, the liquid crystal and the memory are controlled by Micro Processor Unit (MPU) 406a and 406b.

[0015]

In the example shown in Fig. 4, the liquid crystal matrix has 42 x 75 dots and memory has a capacity of 4k x 2. The line of the matrix in a liquid crystal has the width of about 15 $\mu$ m, and the line of the matrix in the memory has the width of 3 $\mu$ m. Further, the design rule of a field effect transistor adopts 3 $\mu$ m of a liquid crystal matrix and memory region. The design rule adopts 3 $\mu$ m. Memory is called as a complete CMOS type and it is SRAM having 4 NMOS and 2 PMOS in one cell. Using this design rule as it is, an integration of memory can be further improved. It is possible to make the capacity at least 30 times as large as conventional one. Further, if design rule of 1 $\mu$ m or less which is used for a general semiconductor at present is adopted, it is apparent that integration of memory is improved. For example, if design rule of 0.8 $\mu$ m is adopted, the capacity of 256k x 2 is possible.

The memory having such a scale can be used as inside memory device of a liquid crystal display integrated computer or image recording device.

[0016]

On the other hand, the size of a pixel in a liquid crystal according to the example is 180 $\mu$ m x 200 $\mu$ m which is large for a small-sized display. When the size of a pixel is

made to be smaller, for example,  $40\mu\text{m} \times 50\mu\text{m}$ , 150 x 300 dots can be accomplished. Needless to say, it is not technically difficult to make the pixel small.. In addition, according to the present invention, since the device is not needed to have transparency, the area of one pixel can be reduced logically to the area of an active element. Accordingly, in the same way as a general television screen, 640 x 480 dots can be easily accomplished. In this case, an area of one pixel is  $22\mu\text{m} \times 18\mu\text{m}$ . Fig. 4(A) shows a situation that a semiconductor chip shown in Fig. 4(B) is sealed in a ceramic package 410. In the figure, reference numeral 411 shows a screen of exposed display surface of a liquid crystal display device and 412 shows a pin for connection.

[0017]

Since there are the above described advantages, it is preferable to use a single crystal semiconductor substrate. Fig. 3 shows a cross section of a liquid crystal device formed on a single crystal semiconductor to execute the present invention. In Fig. 3(A), on a semiconductor substrate 301 such as a single crystal silicon or the like, a field insulator 302 for separation of elements, a gate electrode 303, an impurity region 304 to form a source or a drain are formed by using a conventional integrated circuit manufacturing technique. Further, on an interlayer insulator, conductive wirings 305 and 306 are formed and connected to the impurity region. The wiring 306 functions as an electrode for a liquid crystal. The technique for forming these is a general integrated circuit manufacturing technique. Further, a transparent substrate 309 on which an electrode is formed by a transparent conductive film 308, is opposed to the semiconductor substrate at a specified interval and a liquid crystal layer 307 is formed therebetween.

[0018]

As a liquid crystal material, a distributed liquid crystal (which is called as a polymer liquid crystal), a twisted nematic (TN) liquid crystal, a super twisted nematic (STN) liquid crystal, a ferroelectric liquid crystal, or the like, is suitable. In particular, the distributed liquid crystal is not necessary to perform an orientation treatment or use a polarization plate. Also, when a voltage is not applied, the distributed liquid crystal irregularly reflects incident light, and when a voltage is applied, the distributed liquid crystal has a transparency against incident light in all angles. Namely, angle of visibility

is wide. Therefore, transparency of the distributed liquid crystal is gradually changed according to the applied voltage, so that it is suitable to obtain delicate gray scale display. In the case of using a distributed liquid crystal as a liquid crystal material, an interval between substrates to interpose a liquid crystal should be about 1 to 10 $\mu$ m.

[0019]

Of course, it is possible to use a twisted nematic (TN) liquid crystal, a super twisted nematic (STN) liquid crystal or a ferroelectric liquid crystal, which have been conventionally used well. However, if the TN liquid crystal or the STN liquid crystal is used, interval between substrates should be about 10 $\mu$ m, and it is necessary to form an orientation film on electrodes 306 and 308 by rubbing treatment.

[0020]

Further, in the case of using a ferroelectric liquid crystal, the interval between substrates should be 1.5 to 3.5 $\mu$ m, for example, 2.3 $\mu$ m. Then, an orientation film is formed on one of electrodes and rubbing treatment is performed thereon. Further, the polarization plate is necessary for all of a TN liquid crystal, a STN liquid crystal, and a ferroelectric liquid crystal. Therefore, when these materials are used as a liquid crystal material, in addition to the structure shown in Fig. 3, an orientation film and a polarization plate are necessary.

[0021]

Fig. 3(B) shows another example of the liquid crystal formed on a single crystal semiconductor to execute the present invention. This structure is similar to that of Fig. 3(A), however, there is such difference between them that a capacitor is formed to keep charge between the film and the substrate by a conductive film 360. Such the structure is well used in a dynamic random access memory (DRAM) of a semiconductor integrated circuit. Namely, the capacitor is inserted in parallel with an electrode 356 of a liquid crystal.

[0022]

By providing such a capacitor, it is possible to examine the characteristic of the device. Namely, in a state that the electrode 356 is not provided (therefore, in a state that neither a liquid crystal nor a counter electrode are provided), the device functions as

DRAM. Under the state, the conductive film 360 is grounded and signal is applied to any one of gate electrodes while the conductive wiring 355 is connected to the power. If the field effect transistor is normal, charge is stored between the conductive film 360 and a semiconductor substrate 351. Then, the conductive wiring 355 is removed from the power, and signal is applied to the gate electrode, thereafter, the stored charge is discharged. By examining an amount of the discharged charge at this time, the width of generated electric pulse, or the like, the characteristic of the field effect transistor can be investigated. If there are too many defects, they are collected before forming an electrode 356 or a liquid crystal layer and the defective portions can be repaired. Needless to say, in the case of completing the liquid crystal device, the capacitor remains and functions as it is, therefore it is necessary to make the capacitor from being obstruction when the liquid crystal display operates. For example, if the capacitor has too large capacity, it causes that speed for driving the actual liquid crystal device is reduced and the power consumption of current is increased. Also, an insulating characteristic of an insulating film of a capacitor is impaired, thereby an electrode of a liquid crystal, namely, charges between an electrodes 356 and 358 leak. Therefore, it is necessary to pay a sufficient attention to the characteristic of the capacitor at the time of forming the capacitor.

[0023]

Further, Fig. 3(B) shows the case that a protective film 361 made of silicon nitride or silicon oxide, phosphorus glass or boron glass, phosphorous boron glass is formed on the electrode 356. These films have insulation and it is necessary to protect an element which is inside from invasion of foreign elements. Generally, partial electrolysis of a liquid crystal material is caused by applying of a voltage. To avoid this, polarity of the voltage applied to the liquid crystal is reversed frequently in order that the voltage having the constant polarity is not applied for a long time. When a film having such an insulation is formed on an electrode, electrolysis of a liquid crystal material is reduced in a quite degree.

[0024]

Such the display device is mainly used as a reflective type flat panel display, and as shown in Fig. 2, so-called projection type television can be produced. As shown in Fig.

2, a light source 201 for the purpose of projection, a reflective liquid crystal display device 202, a cooling device 203 to flow liquid for cooling 205 to cool the rear surface, and a screen 204 for projecting an image are provided. Light irradiated to a liquid device 202 from the light source 201 is normally reflected in the same way as an image of a liquid crystal, irregularly reflected, or absorbed, thereby an image of a liquid crystal device 202 can be obtained on a screen 204. If color image is preferred to be obtained, three sets of light sources and liquid crystal devices are prepared and the light source is set to be three primary colors of light.

[0025]

On the other hand, it is important for such a projection type television to remove generating heat. The rear surface of the liquid crystal device is provided with a cooling device which functions to remove heat generated by light irradiation from light source. A cooling device of air cooling type is used in combination with the cooling device. For example, at the rear surface of a liquid crystal device, cooling is performed by cooling device of liquid cooling and at the front surface of a liquid crystal device, cooling is performed by forced air cooling, thereby it is possible to perform more effective cooling.

[0026]

Also, in the case of using normal flat panel display, when a luminescence element such as an electro-luminescence element, luminescent diode, or laser diode is integrated on a semiconductor substrate and the luminance is used as a back light, more clear screen can be obtained. The present invention will be explained in more detail with reference to embodiments below.

[0027]

[Embodiment 1]

Fig. 5 shows a process of the present embodiment. First, on a P-type single crystal silicon substrate of 4-inch, as shown in Fig. 5(A), the portion except for 501a to 501d is removed by well-know LOCOS formation technique to form a silicon oxide film 502 having a thickness of about 800nm. At this time, boron is selectively introduced into a substrate by ion implantation to form a channel stopper. At this time, the region 501a to 501d are exposed.

[0028]

Then, by dry thermal oxidation method, on a surface of regions 501a to 501d, a silicon oxide film is formed at a thickness of 30nm. Thereafter, a polycrystal silicon film having a thickness of 300nm is formed by well-known low pressure CVD method and a tungsten film having a thickness of 500nm is formed by a well-known plasma CVD method. The polycrystal silicon film is added with phosphorus having a concentration of  $10^{21}/\text{cm}^3$  to have good conductivity. Instead of the tungsten film, a tungsten silicide film, a molybdenum film, or a molybdenum silicide film may be used.

[0029]

Further, in the present embodiment, a silicon oxide film, a polycrystalline silicon film, and a tungsten film are continuously formed without exposure of the substrate to the air while film formation. Namely, a dry oxidizing zone, a low pressure CVD device and a plasma CVD device are prepared and a spare room is provided therebetween. Then, reaction is finished in respective devices, the spare room adjacent to the devices is exhausted to suitable degree of vacuum and the substrate is transferred to the spare room. Then, next reaction device is evacuated and the substrate is transferred to the next reaction device from the spare room, thereby reaction is completed.

[0030]

In this way, a silicon oxide film, a polycrystalline silicon film, and a tungsten film are continuously formed without cancellation of vacuum state, thereby obtaining good adhesion at interface of a film.

[0031]

Next, as shown in Fig. 5(B), a tungsten film and a polycrystalline film are etched by well-known photolithograph to form wirings 503a and 503b, and gate electrodes 504a to 504d of the lamination film of a polycrystalline silicon and a tungsten. The typical width of the wirings is 10 $\mu\text{m}$  and the typical width of the gate electrode 504 is 5 $\mu\text{m}$ .

[0032]

Further, an arsenic ion is implanted at  $10^{16}/\text{cm}^2$  by ion implantation in so-called self-alignment manner to form source regions 505a to 505d and drain regions 506a to 506d by well-known thermal annealing.



[0033]

Thereafter, as an interlayer insulating film 507, a phosphorous glass (PSG) film or a boron glass (BSG), or a phosphoboron glass (BPSG) is formed at about 500nm, and then, holes 508a to 508d for forming an electrode are formed on a source, metal wirings 509a and 509b are formed by an aluminum film having a thickness of about 500nm. The typical width of the metal wiring has 10 $\mu$ m. The manufacturing method of a peripheral circuit is not described in detail herein and the peripheral circuit and the matrix portion are formed almost at the same time.

[0034]

Then, a surface leveling organic resin 510, for example a polyimide resin is coated and formed on the metal wiring. Since this resin is needed to be sufficiently flat, it is necessary to work carefully. Further, holes for forming electrodes 511a to 511d of respective transistors are formed and an aluminum film having a thickness of about 500nm is formed thereon by sputtering and further, a silver film having a thickness of about 2 $\mu$ m is formed by vacuum deposition method thereon and patterned thereby pixel electrodes 512a to 512d are formed. One pixel electrode has a size of 50 $\mu$ m x 40 $\mu$ m. In this way, an active matrix for liquid crystal is formed on a single crystal silicon substrate. Accordingly, formation of the active matrix element is completed. After completing the process, chip for a liquid crystal display device is cut from the substrate. The size of chip is 3cm x 4cm and the size of matrix is 640 x 480.

[0035]

As a transparent counter electrode, a silicon oxide film (200nm) and an ITO(Indium Tin Oxide) film (200nm) are formed on a blue plate glass by sputtering. Then, a transparent substrate and a single crystal silicon substrate are opposed to each other at an interval of 10 $\mu$ m and a distributed liquid crystal is interposed therebetween. In this way, a liquid crystal display device is manufactured.

[0036]

[Embodiment 2]

On a single crystal semiconductor substrate, a liquid crystal display device having a cross section as shown in Fig. 3(B) is formed. The following is a description of forming

a liquid crystal matrix region referring to Fig. 6. In the same way as the case of Embodiment 1, on a P-type single crystal silicon substrate, by LOCOS forming technique and other field insulator forming methods, a region covered with a first silicon oxide film having a thickness of 200 to 600nm, for example 300nm in the shape as shown by reference numeral 601 in Fig. 6(A), and a region 602 where a surface of a single crystal silicon is exposed are formed. Then, an impurity is shallowly introduced into the region 602 to show an N conductive type.

[0037]

Subsequently, using well-known thermal oxidation technique, a second silicon oxide film having a thickness of 100nm is formed to cover a portion 602 where the surface of the single crystal silicon is exposed. Thereafter, using a method of film formation such as well-known LPCVD method, plasma CVD method, or the like, a first silicon film having a thickness of 300nm is formed using a polycrystalline silicon film. In stead of the polycrystalline silicon film, an amorphous silicon film can be used.

[0038]

Then, using a thermal oxidation technique again, or a plasma CVD method or LPCVD method, a third silicon oxide film having a thickness of 100 to 500nm, for example 200nm is formed to cover the first silicon film. Then, using well-known photolithography technique, the second and the third silicon oxide films and the first silicon film are etched to expose selectively one portion of the region 602. At this time, as shown by  $Z_1$  in Fig. 6(B), the portion to which an electrode of a liquid crystal display device is connected later is made to be larger than the other portions. Further, an impurity is introduced into the portion where a surface of N-conductive type is exposed to show P-type conductive type.

[0039]

Further, using thermal oxidation technique, a fourth silicon oxide film having a thickness of 10 to 100nm, for example 20nm, is formed on the region where the surface of the silicon substrate is exposed. Then, on the fourth film, a second silicon film made of a polycrystalline silicon film or a multilayer film of a polycrystalline silicon film and a metal silicide film are formed and etched to obtain the situation as shown in Fig. 6(B).

Here, reference numeral 603 is a region covered with the first silicon film and 604 and 605 are regions where the first silicon film is removed, and 606 shows a second silicon film.

[0040]

Thereafter, using well-known ion implantation method, N-type impurity is dispersed to form an impurity region of a field effect type transistor. By the step, the region 604 functions as a drain region of a field effect type transistor and the region 605 functions as a common source region of the field effect transistor. Also, the region 606 made of the first silicon film functions as a gate electrode of each field effect type transistor. Further, the region 603 in the figure functions as a counter electrode of a capacitor provided in each field effect transistor in series, and normally connected to a common grounding conductor.

[0041]

Further, an interlayer insulating film having a thickness of 200 to 1000nm, for example 500nm is formed and a hole 607 for forming an electrode is opened in a source region of each field effect type transistor and then a metal wiring 608 is formed. Then, an insulating film covers the surface.

[0042]

The cross section of the element thus formed is the same as that shown in Fig. 3(B), and the same as DRAM. Therefore, as described before, DRAM is operated with the element under this condition, thereby it is possible to test whether each field effect type transistor normally operates or not.

[0043]

Thereafter, by a technique shown in Embodiment 1 or 2, a surface leveling film is formed and a hole 609 for forming an electrode of a liquid crystal is provided, thereby forming a reflective type electrode. Consequently, a liquid crystal display device is completed. It should be noted herein that in an element shown in Fig. 6, only  $Z_d$  transistor functions as an active element for driving a liquid crystal and the other transistors function as a memory element of DRAM. However,  $X_d$  and  $Y_d$  can not be used as a matrix of DRAM.

[0044]

In this way, it is very effective to form a memory element of DRAM or the like in a liquid crystal matrix region at the same time in order to accomplish a small-size device as mentioned before. Not described in detail, a liquid crystal peripheral circuit has a constitution of a CMOS logical circuit.

[0045]

A projection type television shown in Fig. 2 is fabricated using device thus manufactured and the operation thereof is confirmed.

[0046]

[Embodiment 3]

The read-only card-type electronic notebook is fabricated using a technique shown in Embodiments 1 and 2 and well-known semiconductor manufacturing technique. Namely, on a single crystal semiconductor chip having a size of 4cm x 6cm, a liquid crystal matrix (having 320 x 200 dot) as shown in Fig. 4(B) and high resistance polysilicon type SRAM (capacitor 256kbit) are formed, and the driving circuit is formed in the periphery of the matrix circuit. These and micro dry battery are integrated into the same plastic case.

[0047]

In the same way as the conventional electronic notebook, schedule and address book can be displayed in the memory, and in addition to this, for example, map, photograph, or the like which is impossible to display in the conventional electronic notebook. The size of screen is about 3cm x 5cm. Also, an electronic notebook has a thickness of about 2mm. An external device is used to store memory

[0048]

[EFFECT OF THE INVENTION]

As mentioned above, it is proved that there are a lot of advantages by constituting a liquid crystal active matrix on a single crystal semiconductor substrate. To describe a technical idea of the present invention, description is given in the case of using a liquid crystal. However, to apply the idea of the present invention, it is clear that material having optical characteristics which are changed by an electric influence such as an

electric field, voltage, or the like without limiting the liquid crystal may be used. Also, the change of optical characteristics is not limited to the direct change such as a change in transmission, and any indirect change is possible, for example, in the case of piezoelectric effect material, physical parameter such as electric volume is changed, thereby causing the conversion of the physical change to an optical operation such as light reflection and refraction.

#### [BRIEF DESCRIPTION OF DRAWING]

Fig. 1 shows a conceptual view of the present invention.

Fig. 2 shows an example of a projection type television manufactured by the present invention.

Fig. 3 shows an example of cross sectional structure of a liquid crystal matrix of the present invention.

Fig. 4 shows an example of a liquid crystal display device of the present invention.

Fig. 5 shows an example of a manufacturing method of a liquid crystal matrix of the present invention.

Fig. 6 shows an example of a manufacturing method of a liquid crystal matrix of the present invention.

#### [DESCRIPTION OF MARKS]

101 ... single crystal semiconductor substrate

102 ... liquid crystal matrix region

103 ... peripheral circuit of liquid crystal matrix

104 ... other circuits

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINE OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**